

**ATM cell multiplexing system**

Patent Number: EP0884922  
Publication date: 1998-12-16  
Inventor(s): KANEHARA FUMIKAZU (JP)  
Applicant(s):: NIPPON ELECTRIC CO (JP)  
Requested Patent: ☐ EP0884922  
Application Number: EP19980110206 19980604  
Priority Number(s): JP19970171231 19970613  
IPC Classification: H04Q11/04  
EC Classification:  
Equivalents: ☐ JP11004232, JP3152285B2, ☐ US6233258

---

**Abstract**

---

An ATM multicast communication system for identifying and multiplexing ATM cells at a receiving node by using AAL5 cell. This system has an insertion means for inserting ATM cell having RC (Routing Cell) with past record information or route information, when ATM cell of AAL5 is multiplexed. As multiplexing may occur several times on the communication line, RC acts not only as the identifier between the multiplexed cells, but also as the carrier of the past record of multiplexing. More specifically, the ATM cells transported from plural different input ports are multiplexed in the multiplexing equipment. Every time the destined input port is exchanged, the RC is inserted in front of said ATM cell. At receiving

node, the RC is monitored, and the following ATM cells are distributed for each RC. 

Data supplied from the esp@cenet database - 12

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 1 1 - 4 2 3 2

(43) 公開日 平成 1 1 年 (1 9 9 9) 1 月 6 日

(51) Int. Cl. <sup>6</sup>

H04L 12/28

H04Q 3/00

識別記号

F I

H04L 11/20

F

H04Q 3/00

審査請求 有 請求項の数 5 F D (全 5 頁)

(21) 出願番号 特願平 9 - 1 7 1 2 3 1

(22) 出願日 平成 9 年 (1 9 9 7) 6 月 1 3 日

(71) 出願人 0 0 0 0 0 4 2 3 7

日本電気株式会社

東京都港区芝五丁目 7 番 1 号

(72) 発明者 金原 史和

東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

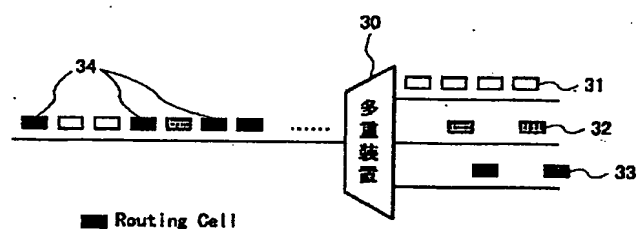
(74) 代理人 弁理士 鈴木 康夫

(54) 【発明の名称】 A T M セル多重化方式

(57) 【要約】

【課題】 A A L 5 を用いて、受信ノードでセルの識別を可能とするマルチキャスト通信のためのセル多重化を実現する。

【解決手段】 複数の異なる入力ポートから転送された A A L 5 の A T M セル 3 1、3 2、3 3 は、多重装置 3 0 によって多重化される。その際、転送元の入力ポートが切り替わる毎にルーティング・セル (R C) 3 4 が前記 A T M セルの直前に挿入される。受信ノードでは、R C 3 4 を監視し、R C 3 4 ごとにそれに後続する A T M セルを振り分ける。



## 【特許請求の範囲】

【請求項 1】 パケットをセル化して通信する ATM 通信において、異なる複数のポートから入力された ATM セルを多重化する際に、多重化された ATM セルを受信ノードで識別するためのルーティング・セルを挿入することを特徴とする ATM セル多重化方法。

【請求項 2】 前記ルーティング・セルは、ATM の OAM セルフォーマットを基にしており、ペイロード情報として、経路情報を示す多重コネクションポイントでの多重化の履歴情報が記されていることを特徴とする請求項 1 記載の ATM セル多重化方法。

【請求項 3】 前記 ATM セルは、AAL 5 の ATM セルであることを特徴とする請求項 1 記載のセル挿入多重化方法。

【請求項 4】 異なる複数のポートから入力された ATM セルを多重化する ATM セル多重化装置において、多重化する際に、入力された ATM セルの履歴情報又は経路情報を持つ ATM セルをルーティング・セルとして挿入する手段を備えていることを特徴とする ATM セル多重化装置。

【請求項 5】 異なる複数のポートから入力された ATM セルを多重化する際に、入力された ATM セルの履歴情報又は経路情報を持つ ATM セルをルーティング・セルとして挿入する ATM セル多重化手段と、前記多重化された ATM セルを受信してその入力セル列から前記ルーティング・セルを検出し、該ルーティング・セルの情報に基づいて前記 ATM セルを振り分ける手段とを備えていることを特徴とする ATM セル多重化方式。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ATM (Asynchronous Transfer Mode: 非同期転送モード) 通信におけるマルチキャスト通信 (選択同報通信) のための多重化方法及び多重化装置に関する。

【0002】

【従来の技術】ATM 通信でマルチキャスト通信をサポートする技術としてマルチキャストコネクションがある。この中のマルチポイント - ポイントのコネクションでは、一つの受信ノードに対する異なる送信ノードからの ATM セルを一つの UNI (User-Network Interface) に多重して送信する。この場合、受信ノードでは受信した同一の VPI/VC (仮想パス識別子/仮想チャネル識別子) アドレスを持つ ATM セルを送信ノードごとに識別して AAL (ATM アダプション・レイヤ) フォーマットのパケットに組み立て直す必要がある。

【0003】従来、これは ITU-T の I. 363 で示されているように、AAL 3/4 の MID (Multiplexing Identification: 多重識別子) フィールドを用いることによって識別可能であるとされている。

【0004】図 7 (a) に AAL 3/4 の ATM セル

フォーマットを示す。図示されるように AAL 3/4 の ATM セルは、多重化のための 10 ビットの MID フィールド (71) を持ち、このフィールドの値を送信ノードごとに異なるように設定すれば、多重化がされた ATM セルを受信ノードで識別できる。

【0005】

【発明が解決しようとする課題】図 7 に示されているように、ITU-T で勧告されている AAL 3/4 の ATM セルと AAL 5 の ATM セルを比較した場合、AAL 5 の ATM セルが 48 オクテットのペイロード (73) を持つのに対し、AAL 3/4 の ATM セルのペイロード (72) は 44 オクテットであって、オーバーヘッドが大きく、AAL 3/4 の ATM セルを用いた通信は AAL 5 の ATM セルを用いた場合よりも効率が悪く、また、セルヘッダ (70) 以外に MID フィールド (71) を含めて 5 つの機能フィールドを持つため、AAL 3/4 の ATM セルの処理は複雑になり、コストがかかるという問題がある。

【0006】一方、AAL 3/4 の代わりにより効率的な AAL 5 を用いて多重化を行った場合、AAL 5 には AAL 3/4 の MID フィールドに相当する多重化のための識別フィールドがないために、そのままでは受信ノードにおいて多重化されたセルの区別ができないという問題がある。

【0007】本発明の目的は、AAL 3/4 よりも効率のよい AAL 5 を用いて、受信ノードでセルの識別を可能とするマルチキャスト通信のためのセル多重化を実現できるように構成することにより、ATM マルチキャスト通信の性能向上を図ることである。

【0008】

【課題を解決するための手段】本発明では、AAL 5 の ATM セルを多重化する際に、RC (Routing Cell: ルーティング・セル) という多重化の履歴情報または経路情報を持つ ATM セルを挿入する、という手段を採用したことを特徴としている。多重化は伝送路上で複数回起こることが考えられるので、RC は、多重化されたセル間の識別子の役割と同時に、多重化の履歴情報を運ぶ役割を担っている。

【0009】受信ノードにおいては、挿入された経路情報を持つ RC を識別することにより、多重化された ATM セルを送信ノードごとに区別して、AAL 5 のパケットを復元することができる。

【0010】

【発明の実施の形態】次に本発明の実施の形態について図面を参照して説明する。まず、全体のシステム構成例を図 2 に示す。送信ノード 21、22 及び 23 から受信ノード 27 に対して送信される AAL 5 の ATM セルは、多重コネクションポイント 24 及び 25 において多重化され、ATM 交換機 26 を介して受信ノード 27 で受信される。

【0011】その際、図2の多重コネクションポイント24または25では、図3に示される多重装置30によってRC（ルーティング・セル）34が挿入される。図3に示すように、異なる入力ポートから転送されたATMセル31、32、33は一つの出力ポートに多重化して出力され、かつ、転送元の入力ポートが切り換わるごとにRC34を前記ATMセルの直前に挿入する。

【0012】図3の多重装置30の構成例を図1に示す。入力されたセルは、入力ポート11～13で一度バッファリングされる。その後、制御機能ブロック15から入力ポート11～13への制御信号をトリガとして、入力ポート11～13から多重機能ブロック16へ転送され、ここでまたバッファリングされる。

【0013】入力ポート11～13から多重機能ブロック16へ転送されるセルは、同時に制御機能ブロック15へも転送され、そこで解析される。解析の結果、RC挿入が必要な場合は、制御機能ブロック15からRC生成機能ブロック14へ制御信号が送られ、それを検知したRC生成機能ブロック14はRC（ルーティング・セル）34を生成して多重機能ブロック16に転送する。

【0014】多重機能ブロック16は転送されたRCを直ちに出力する。制御機能ブロック15は引き続き多重機能ブロック16に制御信号を送り、その信号を検知した多重機能ブロック16はバッファリングされているセルを処理する。つまり、セルがユーザセルの場合は出力し、RCの場合は破棄する。解析の結果RCの挿入が不要な場合は、直ちに制御機能ブロック15から多重機能ブロック16に制御信号が送られ、多重機能ブロック16においてバッファリングされているセルが同様に処理される。

【0015】次に、本発明において用いるRCのセルフォーマットについて図4を参照して説明する。RCはエンド・エンドのF5フローのOAM（Operation, Administration and Maintenance：保守運用管理）セルフォーマットを基にする。5オクテットのセル・ヘッダ領域40はATMセルのヘッダであり、PTI（ペイロード・タイプ識別子）にはエンド・エンドのF5フローのOAMセルを示す101の値を持つ。4ビットのOAMセル種別領域41は未使用の値（例えば0011）を使用し、RC（ルーティング・セル）であることを示す。

【0016】PADDING領域42はパディング情報であり、10ビットの誤り検出符号領域44はCRC10による誤り検出のために用いる。45オクテットの経路情報43は、多重化の回数をカウントするための8ビットのHop領域45と44個の多重化の履歴を示すRI領域46から構成される。

【0017】例えば、受信ノードで受信したRCのペイロードがHop=3、RI[1]=2、RI[2]=1、RI[3]=3であるとする、そのパケットは3箇所の多重コネクションポイントを通過し、その送信ノ

ードは受信ノードから見て3-1-2の値で区別できることになる。

【0018】図5はRCの挿入方式を示したフロー図であり、図1中の制御機能ブロック15及びRC生成機能ブロック14の動作に該当する。図5のフローを処理する機能ブロックはルーティング・テーブル（Routing Table）10とレジスタS及びHを持ち、ルーティング・テーブル10はRCのHop（図4中45）とRI（図4中46）を各入力ポートごとに持つ表である。ルーティング・テーブル表10中、Port[n]のnはポート番号を示す。

【0019】まず、処理1において、上記のレジスタS及びHとルーティング・テーブル10の内容を0に初期化する。次に、入力ポートから転送されるATMセルを解析し、ヘッダ情報（VPI/VCI）をレジスタHに記憶する（処理2）。引き続き、セルヘッダとOAM機能種別フィールドを検査して、RCか否かを識別する（処理3）。処理3においてRCである場合には、レジスタSにそのRCの転送元である入力ポート番号[S]を記憶し（処理4）、ルーティング・テーブル10をそのRCの情報に従って更新する（処理4）。

【0020】即ち、表10中のPort[S]のHopのフィールドにRCのHopフィールドの値をコピーし、各RIのフィールドには、RCの相当するRIの値をコピーする（処理4）。なお、このRCは一旦終端される（処理4）。処理4の後、直ちに新しいRCを生成して（処理5）挿入する（処理6）。

【0021】処理5においては、生成するRCのHopフィールドに表10中のPort[S]のHop値を1インクリメントした値を埋め込み、全てのRIフィールドにはPort[S]の相当するRIの値をコピーし、さらにRCのRI[Hop]（Hopはインクリメント後の値）にポート番号を示すレジスタSの値を書き込む。また、RCのヘッダには記憶してあるHの値を書き込むと同時に、PTIフィールドを101にセットし、OAMセル種別フィールドに0011をセットする。その後、PADDINGとCRC10を付加する。

【0022】処理3においてATMセルがRCでない場合は、セルが転送された入力ポート番号とレジスタSの値が同一であればRCを挿入しないで直ちにそのセルを出力する（処理9）。同一でない場合は、レジスタSにその入力ポート番号の値をセットし（処理8）た後、処理5、処理6、処理9の手順を踏む。

【0023】即ち、本発明の多重化装置は、同じポートから連続して転送されるセルに関しては、それがRCであるときには、そのRCを一度終端して、そのHopの値を1だけインクリメントし、RI[Hop]にポート番号を書き込んだ新たなRCを挿入し、それに引き続くユーザセルはそのまま出線に転送する。また、異なるポートからのセル転送を行う場合、その最初のセルがユー

ザセルである場合には、Hopに1を書き込み、RI  
 [1]に当該多重化装置のポート番号を書き込んだ新たなRCを作成して前記ユーザセルの前に挿入する。これによりRCのペイロード情報は物理的に異なる各送信ノードに対してユニークに対応することになり、受信ノードでは多重化されたセルを区別することができる。

【0024】図6は受信ノードでAAL 5パケットを復元するための構成例であり。ブロック60が本発明に関わる部分である。RCを含むセル列はRC分離機能ブロック61に入力される。RC解析機能ブロック65では分離機能ブロック61に入力されるセルを監視及びRCを解析して、分離機能ブロック61に制御信号を送る。

【0025】この制御信号を基に、分離機能ブロック61は入力セル列をバッファ機能ブロック62、63、64に送信ノード元ごとに振り分け、セル列はパケット単位にして多重機能ブロック66を経由してSAR (Segmentation And Reassembly : セル分割・組立サブレイヤ) 機能ブロック67に転送される。これにより、SAR機能ブロック67においてAAL 5パケットが正常に組み立てられる。

【0026】

【発明の効果】本発明は、RC (ルーティング・セル) を挿入することにより、従来のAAL 3/4よりも効率がよいAAL 5を用いて、受信ノードでセルの識別が可能な多重化方式を実現しているの、ATM通信におけるマルチキャスト通信の性能向上を図ることができる。

【0027】

【図面の簡単な説明】

【図1】本発明の実施の形態を示すブロック図である。

【図2】本発明の全体のシステム構成を説明するためのブロック図である。

【図3】本発明の動作を説明するための図である。

【図4】本発明において用いられるRC (ルーティング

・セル) フォーマットを示す図である。

【図5】本発明の動作を説明するフローチャートである。

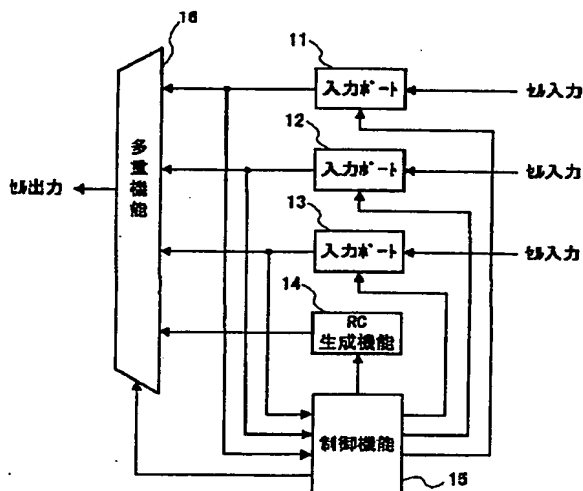
【図6】本発明の受信ノードの構成例を示す図である。

【図7】AAL 3/4およびAAL 5の各ATMセルフォーマットを示す図である。

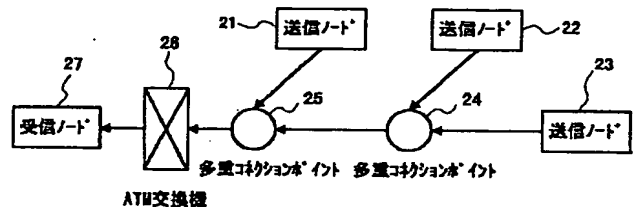
【符号の説明】

- 11, 12, 13 入力ポート
- 14 RC生成機能ブロック
- 15 制御機能ブロック
- 16 多重機能ブロック
- 21, 22, 23 送信ノード
- 24, 25 多重コネクションポイント
- 26 ATM交換機
- 27 受信ノード
- 30 多重装置
- 31, 32, 33 ATMセル
- 34 RC (ルーティング・セル)
- 40, 70 セル・ヘッダ
- 41 OAMセル種別領域
- 42 パディング領域
- 43 経路情報領域
- 44 誤り検出符号領域
- 45 Hop領域
- 46 RI領域
- 61 分離機能ブロック
- 62, 63, 64 バッファ機能ブロック
- 65 RC解析機能ブロック
- 66 多重機能ブロック
- 67 SAR (セル分割・組立) 機能ブロック
- 71 MID (多重識別子) 領域
- 72, 73 ペイロード

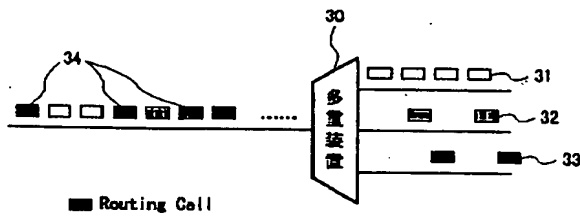
【図1】



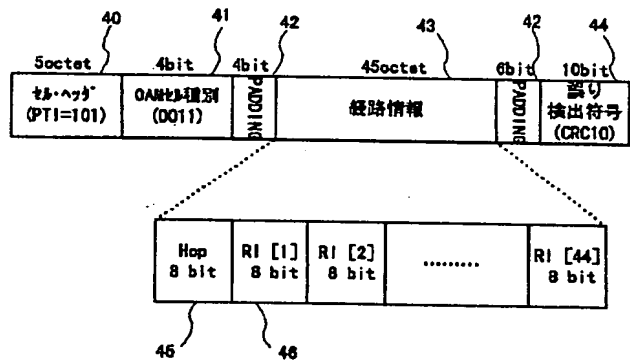
【図2】



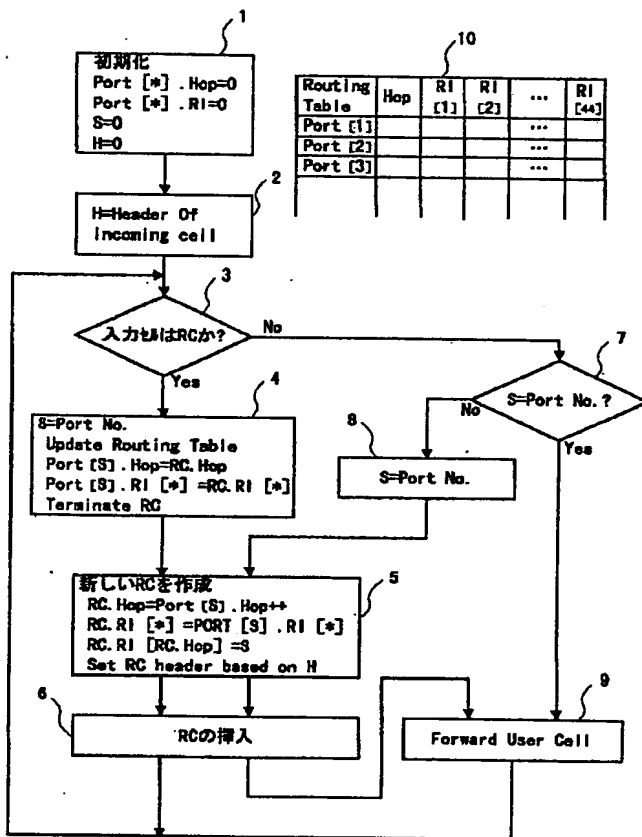
【図 3】



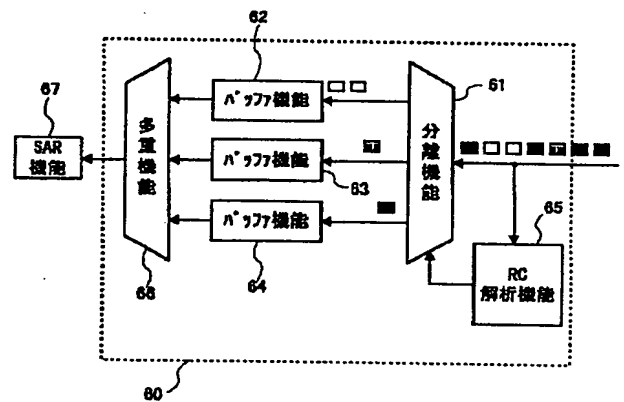
【図 4】



【図 5】



【図 6】



【図 7】

